

**ข้อมูลอาจารย์มหาวิทยาลัยเกษตรศาสตร์**

<b>ชื่อ</b> ดร.ชูเกียรติ ภาระเกตุ	
<b>ตำแหน่งทางวิชาการ</b> ผู้ช่วยศาสตราจารย์	<b>สังกัด</b> ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์
<b>การดำรงตำแหน่งบริหาร</b> -	
<b>การศึกษา</b>	
<b>สาขาเชี่ยวชาญ/สนใจ</b> VLSI Design and Microprocessors, Microelectronic System	
<b>งานสอน</b> Digital Circuits & Logic Design Digital Integrated Circuits Digital System Design Electronic circuit Design Electronic Circuits & Systems I Electronic Circuits & Systems II Electronics Laboratory VLSI Systems	
<b>โครงการวิจัย</b> ปี 2541 ระบบเชื่อมโยงมาตรฐานสำหรับโปรแกรมวิเคราะห์และจำลองการทำงานของวงจรรวมแบบผสมวงจรรย่อย อนาล็อก ดิจิตอล และวงจรรย่อยระดับสูง ( หัวหน้าโครงการ ) ได้รับทุนจากสำนักงานกองทุนสนับสนุนการวิจัย ปี 2542 ระบบเชื่อมโยงมาตรฐานสำหรับโปรแกรมจำลองการทำงานของวงจรไฟฟ้าแบบผสม อนาล็อก และดิจิตอล ( หัวหน้าโครงการ ) ได้รับทุนจากสำนักงานกองทุนสนับสนุนการวิจัย	
<b>บทความวิจัยในการประชุมวิชาการ</b> ระดับชาติ - Chugiat Garagate, "Design of Fully Balanced Log Domain Low Pass Filter for Hard Disk Drive", การประชุมทางวิชาการของมหาวิทยาลัยเกษตรศาสตร์ ครั้งที่ 43 (2005) - Chugiat Garagate, "Dynamic Voltage Scaling for power reduction in Real Time Asynchronous circuit.", การประชุมทางวิชาการของมหาวิทยาลัยเกษตรศาสตร์ ครั้งที่ 43 (2005) - Chugiat Garagate, "Power Minimization in Integrated Circuit Scan Test Using Reduced Gate Transition Technique.", การประชุมทางวิชาการของมหาวิทยาลัยเกษตรศาสตร์ ครั้งที่ 44 (2006) - สุทธินันท์ ล้อมทอง, Chugiat Garagate, "Design of n bit adder cell for low power application", Design of n bit adder cell for low power application (2008) ระดับนานาชาติ - Saneasawarod, S., Chugiat Garagate, Dusit Thanapatay, "Novel design of fast pipelined 2D QDCT on FPGA", 2012 9th International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology, ECTI-CON 2012 (2012)	

ผลงานวิจัยนี้เป็นรายการรวบรวมระหว่างปี 1 มกราคม 2541 - 2 ธันวาคม 2563